

09/512,817

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年 3月11日

出 願 番 号

Application Number:

平成11年特許願第065686号

出 願 人

Applicant (s):

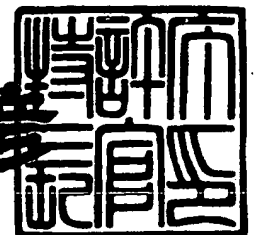
オプトレックス株式会社
旭硝子株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年 2月25日

特許庁長官
Commissioner,
Patent Office

近 藤 隆 彦



【書類名】 特許願

【整理番号】 990135

【提出日】 平成11年 3月11日

【あて先】 特許庁長官 殿

【国際特許分類】 G09F 9/35
G02F 1/13

【発明者】

【住所又は居所】 神奈川県横浜市神奈川区羽沢町 1 1 5 0 番地 旭硝子株式会社内

【氏名】 河口 和義

【発明者】

【住所又は居所】 神奈川県横浜市神奈川区羽沢町 1 1 5 0 番地 旭硝子株式会社内

【氏名】 永井 真

【特許出願人】

【識別番号】 000103747

【氏名又は名称】 オプトレックス株式会社

【特許出願人】

【識別番号】 000000044

【氏名又は名称】 旭硝子株式会社

【代理人】

【識別番号】 100103090

【弁理士】

【氏名又は名称】 岩壁 冬樹

【電話番号】 03-3811-3561

【手数料の表示】

【予納台帳番号】 050496

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置の駆動方法および駆動装置

【特許請求の範囲】

【請求項 1】

複数の行電極と複数の列電極を有する液晶表示装置の行電極を複数本一括して選択し、選択した各行電極に所定の電圧を印加し、かつ仮想行を設定する液晶表示装置の駆動方法において、1 選択期間を複数に分割した各期間を設け、1 選択期間に列電極に印加する電圧レベルの変化点を減らすように電圧パターンを変換し、変換後の電圧パターンに従って列電極に電圧を印加して階調表示を行うことを特徴とする液晶表示装置の駆動方法。

【請求項 2】

複数の行電極と複数の列電極を有する液晶表示装置の行電極を複数本一括して選択し、選択した各行電極に所定の電圧を印加し、かつ仮想行を設定する液晶表示装置の駆動方法において、1 選択期間を複数に均等分割した各期間を設け、列電極に印加すべき電圧パターンを決定し、1 選択期間に列電極に印加する電圧レベルの変化点が 1 箇所である電圧パターンを用いて列電極に電圧を印加して階調表示を行うことを特徴とする液晶表示装置の駆動方法。

【請求項 3】

複数の行電極と複数の列電極を有する液晶表示装置の仮想行と行電極の複数本とを一括して選択し、選択された各行電極に選択期間の間に所定の電圧が印加されてなる液晶表示装置の駆動装置において、入力される画像データから階調データを生成してフレームメモリに書き込む階調処理手段と、1 選択期間を複数に均等分割した各期間で列電極に印加すべき電圧パターンを決定する列データ生成手段とを備え、1 選択期間に列電極に印加される電圧レベルの変化点が複数ある場合に変化点が 1 箇所になるように構成されてなることを特徴とする液晶表示装置の駆動装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、高速で応答する液晶表示装置を駆動するのに適した液晶表示装置の駆動方法、およびその駆動方法を用いた液晶表示装置に関する。特に複数ライン同時選択法によって駆動される液晶表示装置に適した駆動方法および駆動装置に関する。

【0002】

【従来の技術】

STN液晶素子をより高速に駆動するために複数ライン同時選択法（マルチラインアドレッシング法：MLA法）が提案されている。複数ライン同時選択法は、複数の走査電極（行電極）を一括して選択して駆動する方法である。複数ライン同時選択法では、データ電極（列電極）に供給される列表示パターンを独立に制御するために、同時に駆動される各行電極には、所定の電圧パルス列が印加される。

【0003】

各行電極に印加される電圧パルス電圧群（選択パルス群）は、L行K列の行列で表すことができる。以下この行列を選択行列（A）という。Lは同時選択数である。電圧パルス電圧群は、互いに直交するベクトル群として表される。従って、それらのベクトルを要素として含む行列は直交行列となる。各行列内の各行ベクトルは互いに直交である。

【0004】

直交行列において、各行は液晶表示装置の各ラインに対応する。例えば、L本の選択ライン中の第1番目のラインに対して、選択行列（A）の第1行目の要素が適用される。すなわち1列目の要素、2列目の要素の順に選択パルスが、第1番目の行電極に印加される。

【0005】

図4は、列電極に印加される電圧波形のシーケンスの決め方を示す説明図である。図4において、（a）は選択行列および表示データの例、（b）は画像表示パターンおよび電圧パターンの例、（c）は列電極i，jの電圧波形例を示す。ここでは、図4（a）に示すように、画素として4行2列、選択行列として4行4列のアダマール行列を例にとる。図4（a）に示す選択行列において、「1」

は正の選択パルス、「-1」は負の選択パルスを意味する。

【0006】

列電極 i , j において表示されるべき表示データが図4 (a) に示すようになっているとする。図4 (a) において、白丸は点灯であること、黒丸は消灯であることを示す。すると、列表示パターン（画像表示パターン）は、図4 (b) に示すようなベクトル (d) で表される。図4 (b) に示すベクトル (d) では、「-1」はオン表示に対応し、「1」はオフ表示に対応する。

【0007】

列電極 i , j に順次印加されるべき電圧レベルは、図4 (b) に示すベクトル (v) のようになる。このベクトルは、列表示パターンとそれに対応する行選択パターンとについてビットごとに積をとり、それらの結果の和をとったものに対応する。図4 (c) は、図4 (b) に示したベクトル (v) に対応した列電極 i , j の電圧波形を示すタイミング図である。図4 (c) において、縦軸は列電極に印加される電圧を示し、横軸は時間を示している。

【0008】

このような駆動方法によると、液晶のフレーム応答を抑制し、その結果、高速応答 ($r + d < 200 \text{ ms}$: r は液晶分子の立上がり時間、 d は立下がり時間) と高コントラスト (40 : 1 以上) とを達成できる。すなわち、STN など単純マトリックス表示装置において従来駆動表示では困難とされていた高品位の画像提供が可能になる。

【0009】

複数ライン同時選択法によって液晶表示装置を駆動する場合、列表示パターンおよび行選択パターンにおけるオンオフ表示および選択パターンを「-1」と「1」とで表すと、列電極に印加される電圧パターンは、列表示パターンとそれに対応する行選択パターンとについてビットごとに積をとり、それらの結果の和をとったものに対応する。

【0010】

従って、列電極に印加される電圧のレベル数は、同時選択されるライン数が L のとき $L + 1$ となる。例えば、選択行列として図4 (a) に示す4行4列のアダ

マール行列を用いた場合には、同時選択ライン数は4なので印加電圧レベル数は5である。具体的には、図4(c)に示すように、 $(-4, -2, 0, 2, 4)$ の5種類のレベルが列電極 i, j に印加されることになる。

【0011】

一方、これまでの通常駆動法（線順次駆動法）における液晶表示装置では、列電極への印加電圧レベル数は、A P T 駆動で2レベル、I A P T 駆動で4レベルであった。これに対して、4ライン同時選択の場合には5レベルに増加してしまう。印加電圧レベル数が増加すると、列電極ドライバのコストが上昇してしまうという問題がある、

【0012】

この問題に対して、複数ライン同時選択法において列電極に印加する電圧レベル数を低減化する方法も提案されている。例えば、印加電圧レベル数を低減するために、同時選択されるラインの一部を実際に表示させない仮想行とする方法である。

【0013】

図5は、4行4列のアダマール行列を用い、4ライン目を仮想行とした場合の例である。図5において、(a)は選択行列および表示データの例、(b)は画像表示パターンおよび電圧パターンの例を示す。列電極 i, j において行電極 $L = 1, L = 2, L = 3$ で表示される表示データとそれに対応する仮想行データとを図5(a)に示すようにすると、列表示パターンは、図5(b)に示すようなベクトル(d)で表される。

【0014】

列電極 i, j に順次印加されるべき電圧パターンは、列表示パターンとそれに対応する行選択パターンとについてビットごとに積をとり、それらの結果の和をとったものに対応するので、列電極 i, j に順次印加されるべき電圧パターンは、図5(b)に示すベクトル(v)のようになる。この場合、印加電圧パターンのレベル数は2レベルに削減される。

【0015】

次に、レベル数を低減するために仮想行を設けた複数ライン同時選択法に対し

て PWM (パルス幅変調) 方式による階調方法を適応した場合の駆動方法について説明する。まず、一般的な PWM 階調方式の例を図 6 に示す。図 6 において「-1」はオン表示、「1」はオフ表示に対応する。

【0016】

図 6 に示すように、選択期間を $T_1 \sim T_4$ の 4 等分に分割し、階調レベル $4/4$ は $T_1 \sim T_4$ の期間オン表示を行い、階調レベル $0/4$ では $T_1 \sim T_4$ の期間オフ表示を行う。そして、階調レベル $1/4$, $2/4$, $3/4$ ではオン表示とオフ表示の期間を混在させることによって中間レベルの階調を表示する。このように 4 分割した場合には 5 レベルの階調を表示できる。

【0017】

次に、複数ライン同時選択法において PWM 階調方法によって階調表示を行う方法について説明する。複数ライン同時選択法で PWM 階調方法を適用した従来例として、特開平 5-100642 号公報や特開平 7-199863 号公報に開示された方法がある。また、特開平 6-4049 号公報、EP0522510A1、US5262881 等に、複数ライン同時選択法に仮想行を用いることが開示されている。さらに、仮想行を設けた複数ライン同時選択法に PWM 階調方法を適用した従来例として、特開平 10-301545 号公報に開示された方法がある。

【0018】

以下、仮想行を設けた複数ライン同時選択法に PWM 階調方法を適応した例を図 7 を用いて説明する。図 7 において、(a) は分割期間におけるオンオフ表示の例、(b) は列電極への印加電圧パターンの例を示す。図 7 (a) に示すように同時選択されるライン L_1 , L_2 , L_3 の表示データが $3/4$, $2/4$, $1/4$ であるとする、選択期間内の $T_1 \sim T_4$ におけるオン「-1」、オフ「1」の表示は、 L_1 が $[1, -1, -1, -1]$ 、 L_2 が $[1, 1, -1, -1]$ 、 L_3 が $[1, 1, 1, -1]$ である。

【0019】

$T_1 \sim T_4$ のそれぞれの期間で、印加電圧のレベル数を 2 レベルにするための仮想行のデータを決定する。図 5 (a) に示す 4 行 4 列のアダマール行列を用い

た場合には、T1ではL1, L2, L3の表示データが(1, 1, 1)となるので仮想データは「-1」となる。同様に、T2では表示データが(-1, 1, 1)となるので仮想データは「1」となる。T3では表示データが(-1, -1, 1)となるので仮想データは「-1」となる。そして、T4では表示データが(-1, -1, -1)となるので仮想データは「1」となる。

【0020】

図7(a)に示す列表示パターンと、それに対応する図5(a)に示すような行選択パターンとについてビットごとに積をとり、それらの結果の和をとると、第1選択～第4選択の各選択期間で、列電極に印加される電圧パターンは、図7(b)に示すようになる。レベル数を低減するために仮想行を設けた複数ライン同時選択法に対してPWM方式による階調方法を適応した場合の駆動方法は、以上の手順で行われる。

【0021】

しかし、この方法で液晶表示装置を駆動した場合、表示画面内に輝度差が生じるといういわゆる表示むらが増加する問題がある。このことを、図7(c)を参照して説明する。図7(c)には、第1選択時と第2選択時の印加電圧波形が示されている。図7(c)に示すように、第1選択時では1回、第2選択時では3回それぞれ印加電圧レベルの変化点がある。これらの変化点では、点線で示すように印加電圧波形なまりが生じる。この波形なまりは、印加電圧実効値の損失となって表示むらの原因となる。

【0022】

【発明が解決しようとする課題】

以上のように、レベル数を低減するために仮想行を設けた複数ライン同時選択法に対してPWM方式の階調方法を適応した駆動方法を用いて液晶表示装置を駆動した場合には、列電極に対する印加電圧レベルの変化点が多くなり、その結果、印加電圧波形のなまりによって生ずる印加電圧実効値の損失によって表示むらが増大するという課題がある。

【0023】

そこで、本発明は、そのような課題を解決し、表示むらを抑制し均一な表示品

位が得られる液晶表示装置の駆動方法および駆動装置を提供することを目的とする。

【0 0 2 4】

【課題を解決するための手段】

請求項 1 記載の発明に係る液晶表示装置の駆動方法は、仮想行を想定して複数ライン同時選択法を用いて階調表示を行う方法であって、1 選択期間を複数に分割した各期間を設け、1 選択期間に列電極に印加する電圧レベルの変化点を減らすように電圧パターンを変換し、変換後の電圧パターンに従って列電極に電圧を印加して階調表示を行うことを特徴とする。なお、本願発明の発明者は、フレームの選択期間を分割することによって表示むらを抑制しながら階調数を増加させる発明をし、その発明を特願平 1 1 - 5 1 9 1 4 号明細書に開示している。

【0 0 2 5】

請求項 2 記載の発明に係る液晶表示装置の駆動方法は、仮想行を想定して複数ライン同時選択法を用いて階調表示を行う方法であって、1 選択期間を複数に均等分割した各期間を設け、列電極に印加すべき電圧パターンを決定し、1 選択期間に列電極に印加する電圧レベルの変化点が 1 箇所である電圧パターンを用いて列電極に電圧を印加して階調表示を行うことを特徴とする。

【0 0 2 6】

請求項 3 記載の発明に係る液晶表示装置の駆動装置は、入力される画像データから階調データを生成してフレームメモリに書き込む階調処理手段と、1 選択期間を複数に均等分割した各期間で列電極に印加すべき電圧パターンを決定する列データ生成手段とを備え、1 選択期間に列電極に印加される電圧レベルの変化点が複数ある場合に変化点が 1 箇所になるように構成されてなるものである。

【0 0 2 7】

【発明の実施の形態】

以下、この発明の実施の形態について説明する。図 1 は、この発明による複数ライン同時選択駆動を行う液晶駆動装置の一構成例を示すブロック図である。図 1 において、液晶駆動装置 1 0 は、画像データ 1 0 0 および制御信号 1 0 1 を入力し、列ドライバに対して列データ信号 1 0 5 を出力し、列ドライバと行ドライ

バに対して必要な制御信号 106 を出力する。制御信号 101 には、ドットクロック信号、垂直同期信号、水平同期信号、画像データの有効期間を示すデータ・イネーブル信号等が含まれる。

【0028】

液晶駆動装置 10 に入力される階調信号を持った画像データ 100 は、階調処理回路 11 に入力される。階調処理回路 11 は、入力した画像データ 100 を各表示フレームごとの階調レベルを示す階調データ 102 に変換してフレームメモリ 12 に書き込む。フレームメモリ 12 は、複数ライン同時選択駆動 (MLA 駆動) するために複数回読み出されるまで、書き込まれた階調データを保持する。

【0029】

MLA 演算回路 13 は、フレームメモリ 12 から階調データ 103 を読み出して、複数ライン同時選択演算処理を行って列電極に印加される電圧パターンを生成する。そして、電圧パターンを列データ信号 104 として列データ変換器 14 に出力する。列データ変換器 14 は、MLA 演算回路 13 で生成された電圧パターンを表示むらを増加させないような電圧パターンに変換して列ドライバに出力する。

【0030】

タイミングコントロール回路 15 は、各回路ブロックに必要な制御信号と列ドライバおよび行ドライバに対する制御信号 106 を生成する。なお、液晶駆動装置 10 には、直交行列にもとづく行選択パターン信号を行ドライバに供給する行選択パターン発生器も設けられているが、図 1 では図示を省略した。

【0031】

次に、液晶駆動装置 10 の動作について説明する。液晶駆動装置 10 に入力される階調信号を持った画像データ 100 は、階調処理回路 11 に入力される。階調処理回路 11 は、入力した画像データ 100 を各表示フレームごとの階調レベルに対応した階調データ 102 に変換してフレームメモリ 12 に書き込む。例えば、選択期間を 4 分割して 5 階調の中間調表示を行う場合には、階調データ 102 は、 $0/4 \sim 4/4$ の 5 種類の階調レベルを区別するための 3 ビットのデータとなる。

【0032】

すなわち、階調処理回路 11 は、各表示フレームごとに、図 6 に示したような階調レベルに応じた 3 ビットのデータを生成し、生成したデータを階調データ 102 としてフレームメモリ 12 に書き込む。フレームメモリ 12 は、複数ライン同時選択駆動するために複数回読み出されるまで、書き込まれた階調データを保持する。

【0033】

MLA 演算回路 13 は、フレームメモリ 12 から階調データ 103 を読み出す。図 6 に示した例の場合、3 ビットの階調データを読み出し、4 分割した選択期間の各期間 T1～T4 におけるオン表示またはオフ表示を示す 4 ビットのデータに変換する。次に、T1～T4 のそれぞれの分割期間において列電極に印加する電圧のレベル数を 2 レベルにするために、同時選択される 3 ラインの表示データに対応して仮想行のデータを生成する。

【0034】

例えば、図 5 (a) に示す 4 行 4 列のアダマール行列を行選択パターンとして用いたときには、第 1 選択～第 4 選択の各選択期間ごとに、各分割期間 T1～T4 について、同時選択される 3 表示ラインおよび仮想行のデータと行選択パターンとについてビットごとに積をとり、それらの結果の和が「+1」または「-1」となるように、仮想行のデータ（仮想データ）を決める。そして、結果の和である「+1」または「-1」を並べて印加電圧パターンとする。

【0035】

なお、実際の回路上では、「-1」が「0」、「+1」が「1」で表現されているので、MLA 演算回路 13 は、ビットごとに排他的論理和をとって印加電圧パターンを生成する。生成された印加電圧パターンは列データ信号 104 として列データ変換器 14 に出力される。

【0036】

3 表示ライン (L1, L2, L3) の階調データが 3/4 階調、2/4 階調、1/4 階調となる場合、図 7 (c) に示したように第 2 選択期間の電圧パターンでは電圧レベルの変化点が 3 箇所が発生し、ここでの波形なまりが表示むらを増

加させてしまうことは既に述べた。そこで、本発明の実施形態では、列データ変換器 14 が、MLA 演算回路 13 で生成された電圧パターン信号を表示むらを増加させないような電圧パターンに変換する。

【0037】

以下、図 2 のタイミング図を参照して列データ変換器 14 の動作を説明する。図 2 は、列データ変換器 14 で変換される前後の電圧パターンを示す説明図である。変換前の電圧パターンにおいて、T1～T4 での電圧レベルは (2, -2, 2, -2) の順序になっているが、列データ変換器 14 は、T2 と T3 の順序を入れ替えて (2, 2, -2, -2) とする。すると、変換後の電圧パターンにおいて、電圧レベルの変化点は 1 箇所のみになる。

【0038】

従って、印加電圧波形のなまりにより生じる印加電圧実効値の損失が低減され、その結果、表示むらは増大が防止される。他の電圧パターンにおいても、変化点が 3 箇所ある場合には、列データ変換器 14 は、変化点が 1 箇所になるように波形整形を行う。このように、列データ変換器 14 は、電圧レベルの変化点が 1 箇所になるように電圧パターンを変換して列データ信号 105 を出力する。

【0039】

図 3 は、この実施の形態での MLA 演算回路 13 が出力しうる列データ信号 104 の電圧パターンと列データ変換器 14 による変換後の列データ信号 105 の電圧パターンとの関係の例を示す説明図である。なお、図 3 では、電圧パターンにおいて、例えば高い電圧が「1」で表示され低い電圧が「0」で表示されている。

【0040】

MLA 演算回路 13 が出力する可能性のある電圧パターンのうち変化点が 3 箇所にあるのは、[0, 1, 0, 1] および [1, 0, 1, 0] のパターンである。図 3 に示すように、それらのパターンは、列データ変換器 14 によって [1, 1, 0, 0] または [0, 0, 1, 1] に変換される。

【0041】

また、列データ変換器 14 は、2 箇所において変化点が存在する電圧パターン

を、1箇所にもみ変化点があるような電圧パターンに変換する。すなわち、[0, 0, 1, 0] および [0, 1, 0, 0] のパターンを [0, 0, 0, 1] または [1, 0, 0, 0] に変換する。また、[1, 0, 0, 1] および [0, 1, 1, 0] のパターンを [1, 1, 0, 0] または [0, 0, 1, 1] に変換する。さらに、[1, 0, 1, 1] および [1, 1, 0, 1] のパターンを [1, 1, 1, 0] または [0, 1, 1, 1] に変換する。

【0042】

図3に示すような変換は、論理回路の組み合わせによって容易に実現できる。そして、LSIで液晶駆動回路を実現する場合に、そのような論理回路の占める面積は僅かである。また、変換前のパターンをアドレスデータとし変換後のデータを指定されたアドレス内のデータとするROMによっても容易に実現できる。

【0043】

列データ変換器14は、変換後の電圧パターンを示す列データ信号105を列ドライバに出力する。列データ信号105が列ドライバに出力されると、タイミングコントロール回路15は、データを列ドライバに取り込ませるためのラッチ信号を出力する。列ドライバは、ラッチ信号を受け取ると、入力したデータに対応した液晶駆動用電圧を列電極に印加する。また、行選択パターン発生器からの行選択パターン信号は行ドライバに出力される。行ドライバは、行選択パターン信号に応じて液晶パネルの行電極に所定の電圧を印加する。

【0044】

なお、以上に述べた実施の形態では、1選択期間を均等に分割したが、均等に分割しない場合であっても、1選択期間中の電圧レベルの変化点が減るように分割すれば表示むらを抑制することができる。また、以上に述べた実施の形態は、本発明の形態を列ドライバおよび行ドライバから独立した構成のMLA駆動装置に適用した一例であるが、本発明は、列ドライバ回路を内蔵した構成、または列ドライバと行ドライバの回路を内蔵した構成のMLA駆動装置にも適用できる。

【0045】

【発明の効果】

以上に述べたように、本発明によれば、液晶表示装置の駆動方法および駆動装

置を、1 選択期間に列電極に印加される電圧レベルの変化点を減らすために電圧パターンを変換するように構成したので、電圧波形のなまりによる電圧実効値の損失が低減され、その結果、表示むらが抑制されて均一な表示品位が得られる効果がある。

【図面の簡単な説明】

【図 1】 本発明による液晶駆動装置の一構成例を示すブロック図。

【図 2】 列データ変換器の動作を説明するためのタイミング図。

【図 3】 M L A 演算回路からの電圧パターンと列データ変換器による電圧パターンとの関係の例を示す説明図。

【図 4】 列電極に印加される電圧波形のシーケンスの決め方を示す説明図。

【図 5】 4 行 4 列のアダマール行列を用い 4 ライン目を仮想行とした場合の例を示す説明図。

【図 6】 一般的な P W M 方式の例を示す説明図。

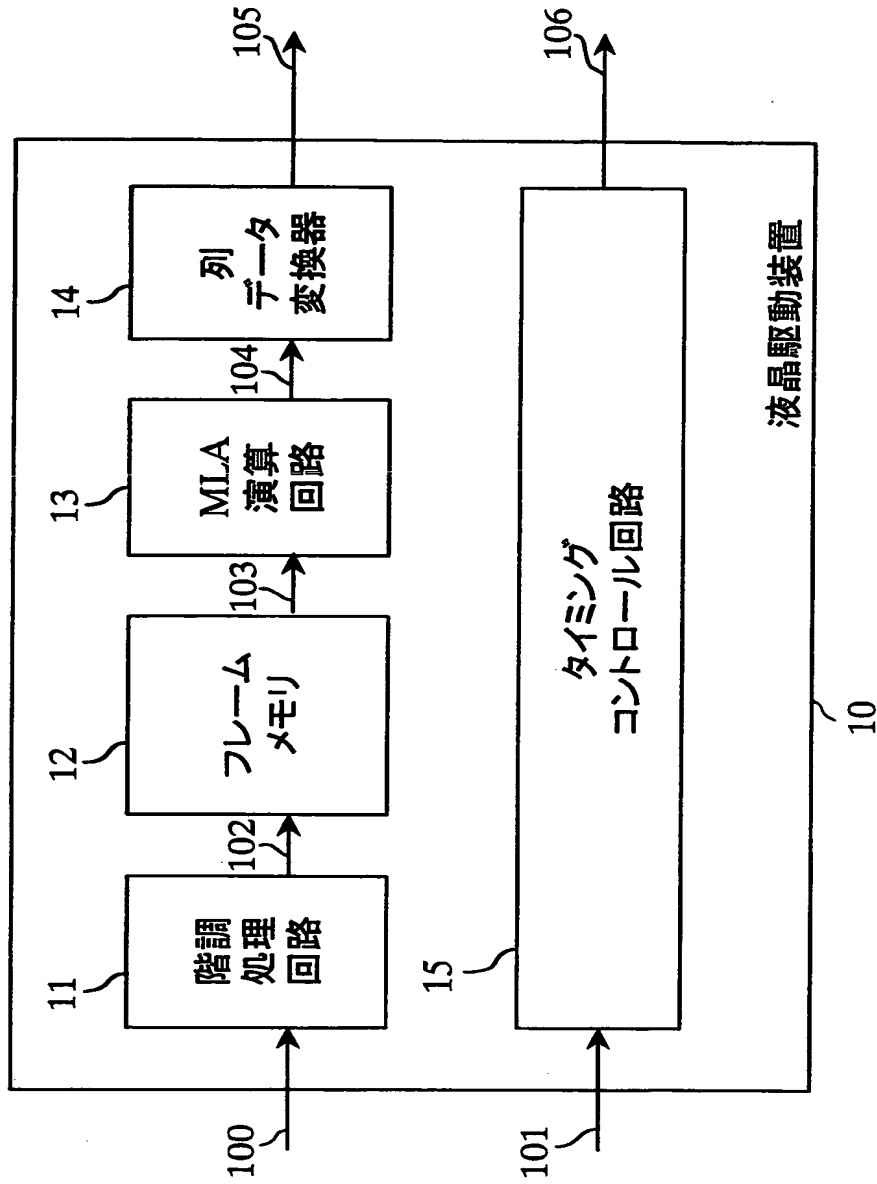
【図 7】 仮想行を設けた複数ライン同時選択法に P W M 方法を適応した例を示す説明図。

【符号の説明】

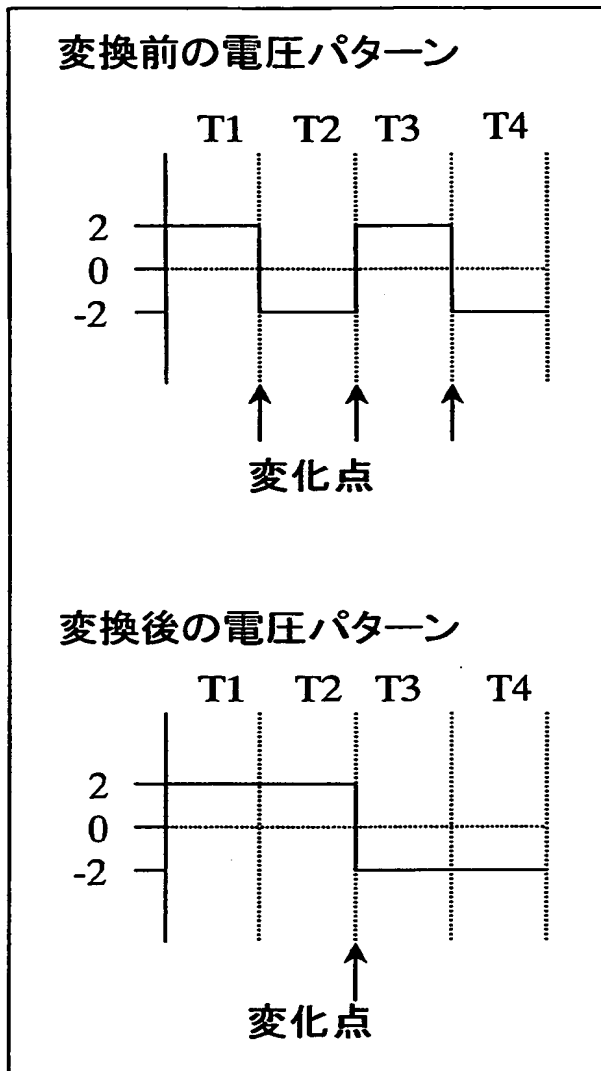
- 1 0 液晶駆動装置
- 1 1 階調処理回路
- 1 2 フレームメモリ
- 1 3 M L A 演算回路

【書類名】 図面

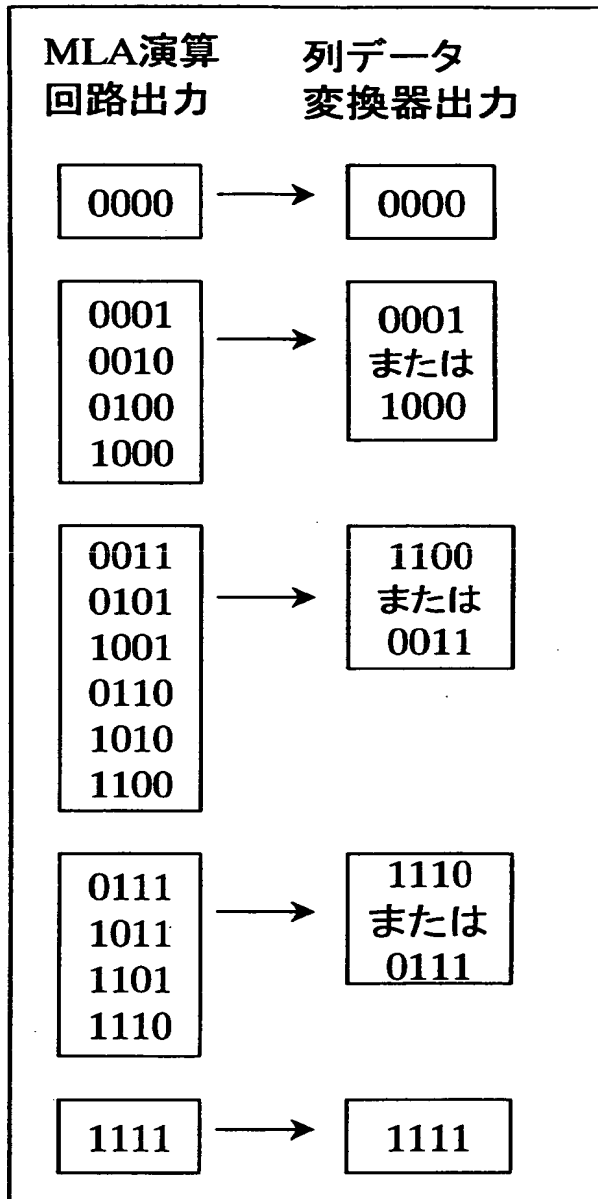
【図 1】



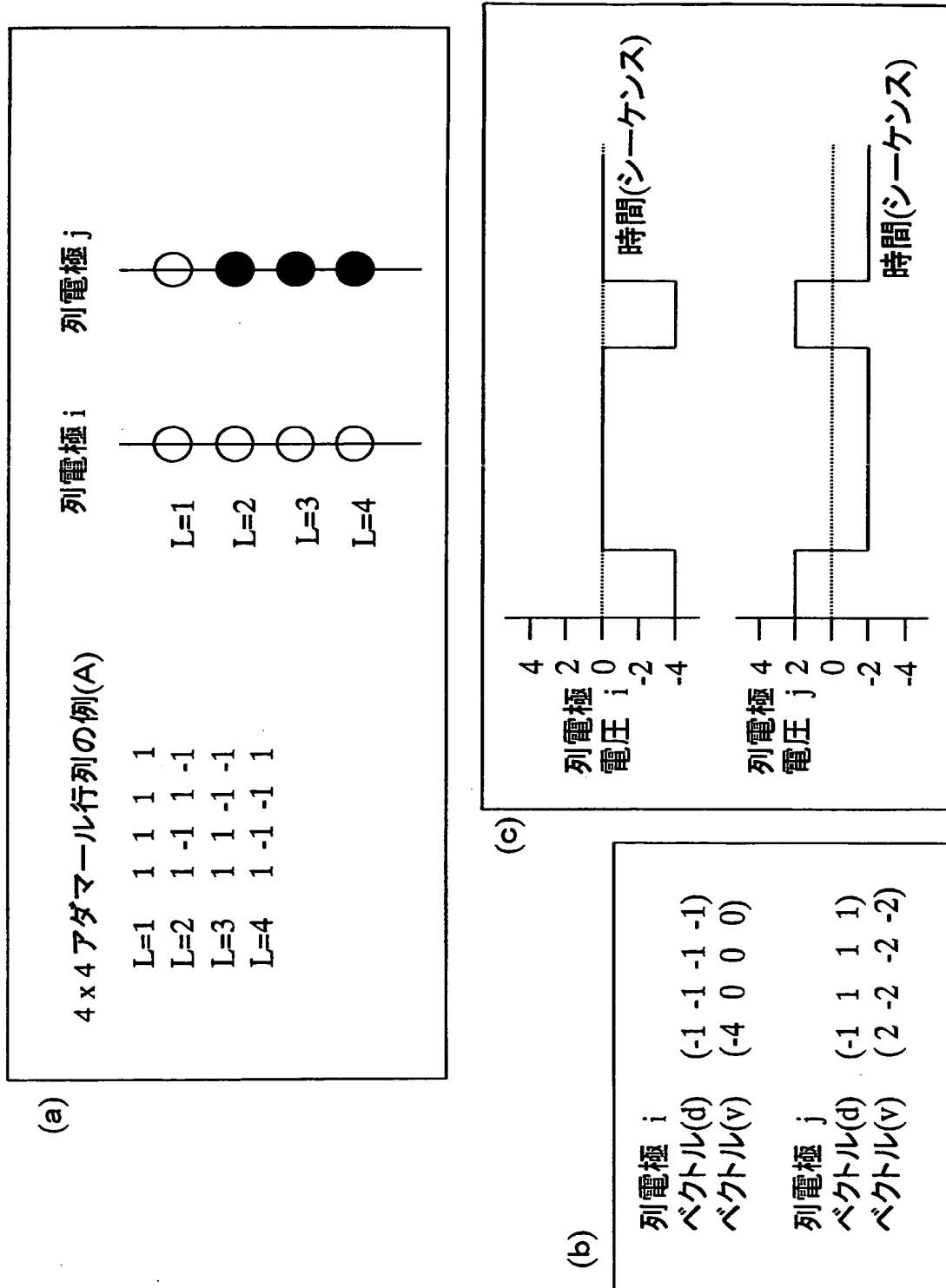
【図 2】



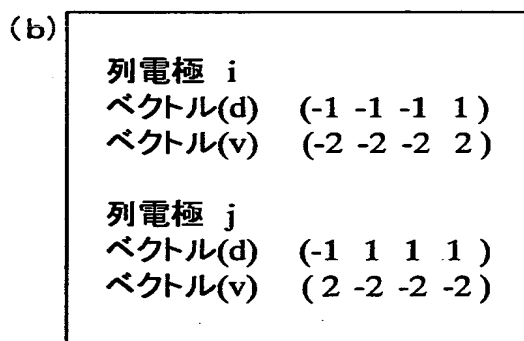
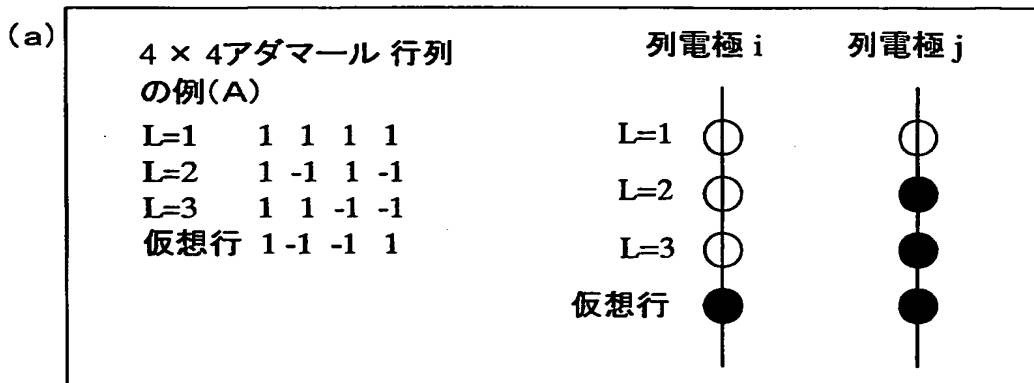
【図 3】



【図 4】



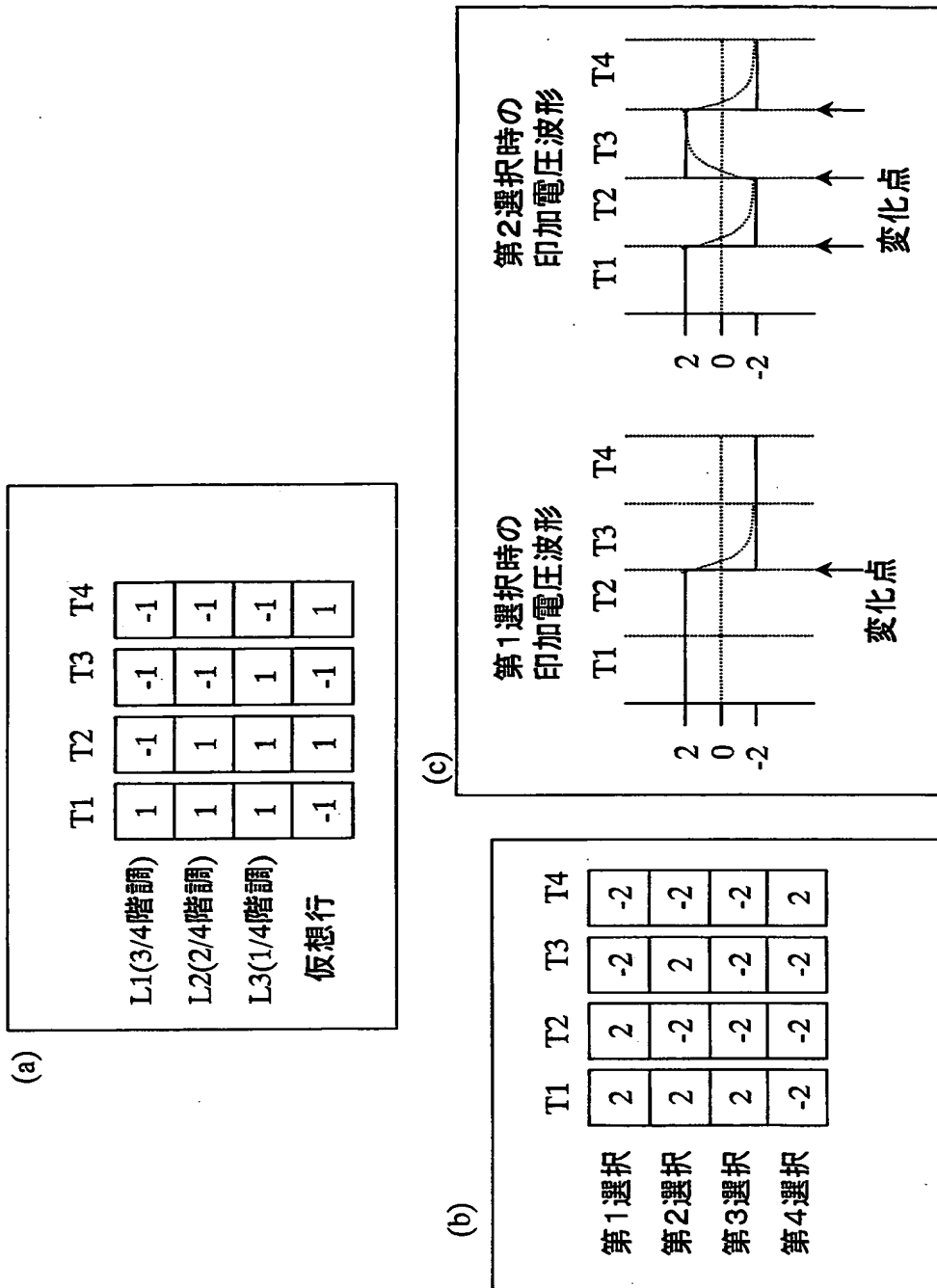
【図 5】



【図 6】

	← 選択期間 →			
	T1	T2	T3	T4
階調 レベル				
4/4	-1	-1	-1	-1
3/4	1	-1	-1	-1
2/4	1	1	-1	-1
1/4	1	1	1	-1
0/4	1	1	1	1

【図 7】



【書類名】 要約書

【要約】

【課題】 仮想行を設けたMLA法へのPWM方式適用に付随する表示むらの増大を防止する。

【解決手段】 列データ変換器は、MLA演算回路で生成された電圧パターンを、1選択期間中で電圧変化点が1箇所になるように変換して列ドライバに出力する

。

【選択図】 図3

出 願 人 履 歴 情 報

識別番号 [000103747]

1. 変更年月日	1998年 6月 1日
[変更理由]	住所変更
住 所	東京都荒川区東日暮里五丁目7番18号
氏 名	オプトレックス株式会社

出 願 人 履 歴 情 報

識別番号 [000000044]

1. 変更年月日 1990年 9月 6日
[変更理由] 新規登録
住 所 東京都千代田区丸の内2丁目1番2号
氏 名 旭硝子株式会社
2. 変更年月日 1999年12月14日
[変更理由] 住所変更
住 所 東京都千代田区有楽町一丁目12番1号
氏 名 旭硝子株式会社